

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

Jc821 U.S. PTO  
09/891997  
06/26/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 4月27日

出 願 番 号

Application Number:

特願2001-130712

出 願 人

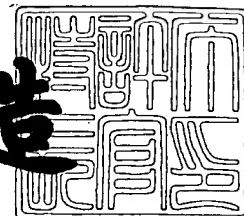
Applicant(s):

ミノルタ株式会社

2001年 5月18日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3042105

【書類名】 特許願

【整理番号】 ML11912-01

【提出日】 平成13年 4月27日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

【住所又は居所】 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル ミノルタ株式会社内

【氏名】 奥村 和明

【発明者】

【住所又は居所】 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル ミノルタ株式会社内

【氏名】 新田谷 洋

【発明者】

【住所又は居所】 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル ミノルタ株式会社内

【氏名】 浅井 克彦

【特許出願人】

【識別番号】 000006079

【氏名又は名称】 ミノルタ株式会社

【代理人】

【識別番号】 100091432

【弁理士】

【氏名又は名称】 森下 武一

【先の出願に基づく優先権主張】

【出願番号】 特願2000-200289

【出願日】 平成12年 6月30日

【手数料の表示】

【予納台帳番号】 007618

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9716117

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示素子、液晶表示装置及びその駆動方法

【特許請求の範囲】

【請求項 1】 マトリクス状に配置された複数の画素を有する液晶表示素子において、

垂直方向又は水平方向のいずれか一方のドットピッチを他方の  $1/n$  倍（但し、 $1 < n < 2$ ）としたこと、

を特徴とする液晶表示素子。

【請求項 2】  $n = 1.5$  であることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 3】 前記画素を構成する液晶はメモリ性を有するものであることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 4】 前記メモリ性を有する液晶は、コレステリック相を示すカイラルネマティック液晶であることを特徴とする請求項 3 記載の液晶表示素子。

【請求項 5】 垂直方向又は水平方向のいずれか一方のドットピッチを他方の  $1/n$  倍（但し、 $1 < n < 2$ ）とした液晶表示素子と、

ドットピッチの短い方向について、複数画素分の画像データを該複数画素より多い数の複数画素で表示させる制御手段と、

を備えたことを特徴とする液晶表示装置。

【請求項 6】 前記液晶表示素子は  $n = 1.5$  であり、前記制御手段は 2 画素分の画像データを前記ドットピッチの短い方向に関して連続する 3 画素で表示させることを特徴とする請求項 5 記載の液晶表示装置。

【請求項 7】 前記制御手段は、2 画素分の画像データを表示させるための前記連続する 3 画素において、両側の画素のそれぞれには元の画像データを表示し、中央の画素には両側画素を平均した濃度で表示することを特徴とする請求項 6 記載の液晶表示装置。

【請求項 8】 前記制御手段は、前記中央の画素に対する平均化したデータを予め画像メモリには記憶せず、前記液晶表示素子への書込み時に平均化したデータを作成することと特徴とする請求項 7 記載の液晶表示装置。

【請求項 9】 前記制御手段は、2 ラインの画素のシフト回路と、該 2 ラインの画素の濃度を平均化する平均化回路と、該平均化回路で作成されたデータを出力するか否かを選択する選択回路とを備えたことを特徴とする請求項 7 記載の液晶表示装置。

【請求項 10】 前記制御手段は、前記連続する 3 画素において、両側の画素のそれぞれには元の画像データを表示し、中央の画素には両側画素のうち濃い濃度のデータを表示することを特徴とする請求項 6 記載の液晶表示装置。

【請求項 11】 表示データの種別を判別する判別手段をさらに備え、表示データがテキストデータである場合に、前記制御手段は中央の画素に濃い濃度のデータを表示する制御を行うことを特徴とする請求項 10 記載の液晶表示装置。

【請求項 12】 表示データの種別を判別する判別手段と、予め画素構成を考慮して準備された専用文字フォントを記憶する記憶手段とをさらに備え、表示データがテキストデータである場合に、前記制御手段は前記専用文字フォントを用いて表示するように制御を行うことを特徴とする請求項 10 記載の液晶表示装置。

【請求項 13】 垂直方向又は水平方向のいずれか一方のドットピッチを他方の  $1/n$  倍（但し、 $1 < n < 2$ ）とし、マトリクス状に配置された複数の画素と

前記画素のドットピッチの長い方向に沿って設けられた複数の走査電極と、  
前記画素のドットピッチの短い方向に沿って設けられた複数の信号電極と、  
前記画素に対して、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1 フレームを複数のフィールドに分割するインターレース走査により画像を書き込む駆動手段と、

を備えたことを特徴とする液晶表示装置。

【請求項 14】 請求項 1 記載の液晶表示素子に対して、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1 フレームを複数のフィールドに分割するインターレース走査により画像を書き込むことを特徴とする駆動方法。

【請求項 15】 テキストデータの場合に、予め画素構成を考慮して準備された専用フォントを使用して表示を行うことを特徴とする請求項 13 記載の駆動方

法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示素子、液晶表示装置及びその駆動方法、特に、マトリクス状に配置された複数の画素を液晶にて構成した液晶表示素子、該素子を備えた液晶表示装置及び該素子の駆動方法に関する。

【0002】

【従来の技術とその課題】

近年、室温でコレステリック相を示すカイラルネマティック液晶を用いた液晶表示素子が、電力の供給を停止しても表示状態を維持するメモリ性を有することから、注目されている。

【0003】

しかしながら、この種の液晶表示素子では、液晶を一旦リセットしてから画像を書き込む必要があり、表示が完成するまでに時間を要していた。このような表示が完成するまでの間、書換え対象部分は素子の背景である光吸収層が黒線として観察され（ブラックアウト）、画面が見にくくなるという問題点を有していた。

【0004】

そこで、本発明の目的は、解像度を高くして、表示品位を損なうことなくインターレース走査が可能な液晶表示素子、液晶表示装置及びその駆動方法を提供することにある。

【0005】

【発明の構成、作用及び効果】

以上の目的を達成するため、第1の発明に係る液晶表示素子は、マトリクス状に配置された複数の画素を有する液晶表示素子において、垂直方向又は水平方向のいずれか一方のドットピッチを他方の $1/n$ 倍（但し、 $1 < n < 2$ ）とした。

【0006】

前記第 1 の発明に係る液晶表示素子においては、垂直方向又は水平方向のいずれか一方の解像度が他方のそれより高くなり、特に、解像度の高くなった画素列を走査電極で駆動すれば、ブラックアウトが目立たなくなり、表示品質を高めた状態でインターレース走査が可能となる。例えば、 $n = 1.5$  に設定すれば、画素補間することで原画像データの二つの画素を三つの画素で表示することができ、画像メモリの解像度や容量は従来のものでよい。また、 $n$  の値は 2 未満であり、画素の水平方向と垂直方向における解像度の偏りがそれほど大きくないので、製造も容易である。

## 【 0 0 0 7 】

前記第 1 の発明に係る液晶表示素子においては、画素を構成する液晶はメモリ性を有するもの、特に、コレステリック相を示すカイラルネマティック液晶であることが好ましい。比較的大きな画面を安価に製作でき、電力の供給を停止しても表示が維持されるため、省エネルギー化を達成できる。

## 【 0 0 0 8 】

さらに、第 2 の発明に係る液晶表示装置は、垂直方向又は水平方向のいずれか一方のドットピッチを他方の  $1/n$  倍（但し、 $1 < n < 2$ ）とした液晶表示素子と、ドットピッチの短い方向について、複数画素分の画像データを該複数画素より多い数の複数画素で表示させる制御手段とを備えている。

## 【 0 0 0 9 】

前記第 2 の発明に係る液晶表示装置においては、垂直方向又は水平方向のいずれか一方の解像度が他方のそれより高くなり、特に、解像度の高くなった画素列を走査電極で駆動すれば、ブラックアウトが目立たなくなり、表示品質を高めた状態でインターレース走査が可能となる。また、画像メモリの解像度や容量を高める必要のない点も前記第 1 の発明に係る液晶表示素子と同様である。

## 【 0 0 1 0 】

特に、2 画素分の画像データを連続する 3 画素で表示させる場合、表示すべき 3 画素において、両側の画素のそれぞれには元の画像データを表示し、中央の画素には両側画素を平均した濃度で表示することができる。この場合、制御手段は、前記中央の画素に対する平均化したデータを予め画像メモリには記憶せず、前

記液晶表示素子への書込み時に平均化したデータを作成すれば、画像メモリの容量を大きくする必要はない。このような制御は、2ラインの画素のシフト回路と、該2ラインの画素の濃度を平均化する平均化回路と、該平均化回路で作成されたデータを出力するか否かを選択する選択回路とを備えた制御手段によって好適に実現される。

## 【0011】

また、2画素分の画像データを連続する3画素で表示させる場合、表示すべき3画素において、両側の画素のそれぞれには元の画像データを表示し、中央の画素には両側画素のうち濃い濃度のデータを表示してもよい。このような表示は、テキストデータの表示に効果的である。

## 【0012】

さらに、第3の発明に係る液晶表示装置は、垂直方向又は水平方向のいずれか一方のドットピッチを他方の $1/n$ 倍（但し、 $1 < n < 2$ ）とし、マトリクス状に配置された複数の画素と、前記画素のドットピッチの長い方向に沿って設けられた複数の走査電極と、前記画素のドットピッチの短い方向に沿って設けられた複数の信号電極と、前記画素に対して、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1フレームを複数のフィールドに分割するインターレース走査により画像を書き込む駆動手段とを備えている。

## 【0013】

前記第3の発明に係る液晶表示装置においては、インターレース走査による表示更新中の走査電極に沿ったラインが画面全体に細かく分散されるため、ブラックアウトが目立たなくなり、表示品位が向上する。また、信号電極の配列方向の解像度は走査電極の配列方向の解像度よりも低くて済むため、高価な駆動ICの個数を不必要に増やす必要がない。

## 【0014】

さらに、第4の発明に係る駆動方法は、前記液晶表示素子に対して、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1フレームを複数のフィールドに分割するインターレース走査により画像を書き込む。従って、前記第3の発明に係る液晶表示装置と同様に、ブラックアウトが目立たずに表示品位が向



上し、信号電極の駆動 IC に安価なものを使用できる。

【0 0 1 5】

【発明の実施の形態】

以下、本発明に係る液晶表示素子、液晶表示装置及びその駆動方法の実施形態について、添付図面を参照して説明する。

【0 0 1 6】

(液晶表示素子、図 1 参照)

まず、本発明の一実施形態であるコレステリック相を示す液晶を含む液晶表示素子について説明する。

【0 0 1 7】

図 1 は単純マトリクス駆動方式による反射型のフルカラー液晶表示素子を示す。この液晶表示素子 1 0 0 は、光吸収層 1 2 1 の上に、赤色の選択反射と透明状態の切換えにより表示を行う赤色表示層 1 1 1 R を配し、その上に緑色の選択反射と透明状態の切換えにより表示を行う緑色表示層 1 1 1 G を積層し、さらに、その上に青色の選択反射と透明状態の切り換えにより表示を行う青色表示層 1 1 1 B を積層したものである。

【0 0 1 8】

各表示層 1 1 1 R, 1 1 1 G, 1 1 1 B は、それぞれ透明電極 1 1 3, 1 1 4 を形成した透明基板 1 1 2 間に樹脂製柱状構造物 1 1 5、液晶 1 1 6 及びスペーサ 1 1 7 を挟持したものである。透明電極 1 1 3, 1 1 4 上には必要に応じて絶縁膜 1 1 8、配向制御膜 1 1 9 が設けられる。また、基板 1 1 2 の外周部（表示領域外）には液晶 1 1 6 を封止するためのシール材 1 2 0 が設けられる。

【0 0 1 9】

透明電極 1 1 3, 1 1 4 はそれぞれ駆動 IC 1 3 1, 1 3 2 (図 2 参照) に接続されており、透明電極 1 1 3, 1 1 4 の間にそれぞれ所定のパルス電圧が印加される。この印加電圧に応答して、液晶 1 1 6 が可視光を透過する透明状態と特定波長の可視光を選択的に反射する選択反射状態との間で表示が切り換えられる。

【0 0 2 0】

各表示層 1 1 1 R, 1 1 1 G, 1 1 1 B に設けられている透明電極 1 1 3, 1 1 4 は、それぞれ微細な間隔を保って平行に並べられた複数の帯状電極よりなり、その帯状電極の並ぶ向きが互いに直角方向となるように対向させてある。これら上下の帯状電極に順次通電が行われる。即ち、各液晶 1 1 6 に対してマトリクス状に順次電圧が印加されて表示が行われる。これをマトリクス駆動と称し、電極 1 1 3, 1 1 4 が交差する部分が各画素を構成することになる。このようなマトリクス駆動を各表示層ごとに行うことにより液晶表示素子 1 0 0 にフルカラー画像の表示を行う。

#### 【 0 0 2 1 】

詳しくは、2 枚の基板間にコレステリック相を示す液晶を挟持した液晶表示素子では、液晶の状態をプレーナ状態とフォーカルコニック状態に切り換えて表示を行う。液晶がプレーナ状態の場合、コレステリック液晶の螺旋ピッチを  $P$ 、液晶の平均屈折率を  $n$  とすると、波長  $\lambda = P \cdot n$  の光が選択的に反射される。また、フォーカルコニック状態では、コレステリック液晶の選択反射波長が赤外光域にある場合には散乱し、それよりも短い場合には可視光を透過する。そのため、選択反射波長を可視光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態で選択反射色の表示、フォーカルコニック状態で黒の表示が可能になる。また、選択反射波長を赤外光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態では赤外光域の波長の光を反射するが可視光域の波長の光は透過するので黒の表示、フォーカルコニック状態で散乱による白の表示が可能になる。

#### 【 0 0 2 2 】

各表示層 1 1 1 R, 1 1 1 G, 1 1 1 B を積層した液晶表示素子 1 0 0 は、青色表示層 1 1 1 B 及び緑色表示層 1 1 1 G を液晶がフォーカルコニック配列となった透明状態とし、赤色表示層 1 1 1 R を液晶がプレーナ配列となった選択反射状態とすることにより、赤色表示を行うことができる。また、青色表示層 1 1 1 B を液晶がフォーカルコニック配列となった透明状態とし、緑色表示層 1 1 1 G 及び赤色表示層 1 1 1 R を液晶がプレーナ配列となった選択反射状態とすることにより、イエローの表示を行うことができる。同様に、各表示層の状態を透明状

態と選択反射状態とを適宜選択することにより赤色、緑色、青色、白色、シアン、マゼンタ、イエロー、黒色の表示が可能である。さらに、各表示層 1 1 1 R, 1 1 1 G, 1 1 1 B の状態として中間の選択反射状態を選択することにより中間色の表示が可能となり、フルカラー表示素子として利用できる。

## 【 0 0 2 3 】

液晶 1 1 6 としては、室温でコレステリック相を示すものが好ましく、特に、ネマティック液晶にカイラル材を添加することによって得られるカイラルネマティック液晶が好適である。

## 【 0 0 2 4 】

カイラル材は、ネマティック液晶に添加された場合にネマティック液晶の分子を捩る作用を有する添加剤である。カイラル材をネマティック液晶に添加することにより、所定の捩れ間隔を有する液晶分子の螺旋構造が生じ、これによりコレステリック相を示す。

## 【 0 0 2 5 】

なお、メモリ性液晶自体は必ずしもこの構成に限定されるわけではなく、従来公知の高分子の 3 次元網目構造のなかに液晶が分散された、あるいは、液晶中に高分子の 3 次元網目構造が形成された、いわゆる高分子分散型の液晶複合膜として液晶表示層を構成することも可能である。

## 【 0 0 2 6 】

(駆動回路、図 2 参照)

前記液晶表示素子 1 0 0 の画素構成は、図 2 に示すように、それぞれ複数本の走査電極 R 1, R 2 ~ R m と信号電極 C 1, C 2 ~ C n (m, n は自然数) とのマトリクスで表される。走査電極 R 1, R 2 ~ R m は走査駆動 I C 1 3 1 の出力端子に接続され、信号電極 C 1, C 2 ~ C n は信号駆動 I C 1 3 2 の出力端子に接続されている。

## 【 0 0 2 7 】

走査駆動 I C 1 3 1 は、走査電極 R 1, R 2 ~ R m のうち所定のものに選択信号を出力して選択状態とする一方、その他の電極には非選択信号を出力して非選択状態とする。走査駆動 I C 1 3 1 は、所定の時間間隔で電極を切り換えながら

順次各走査電極  $R_1, R_2 \sim R_m$  に選択信号を印加してゆく。一方、信号駆動 IC 132 は、選択状態にある走査電極  $R_1, R_2 \sim R_m$  上の各画素を書き換えるべく、画像データに応じた信号を各信号電極  $C_1, C_2 \sim C_n$  に同時に出力する。例えば、走査電極  $R_a$  が選択されると ( $a$  は  $a \leq m$  を満たす自然数)、この走査電極  $R_a$  と各信号電極  $C_1, C_2 \sim C_n$  との交差部分の画素  $L_{R_a - C_1} \sim L_{R_a - C_n}$  が同時に書き換えられる。これにより、各画素における走査電極と信号電極との電圧差が画素の書換え電圧となり、各画素がこの書換え電圧に応じて書き換えられる。

## 【0028】

駆動回路は中央処理装置 135、画像処理装置 136、画像メモリ 137、LCD コントローラ 138 及び駆動 IC (ドライバ) 131, 132 にて構成されている。画像メモリ 137 に記憶された画像データに基づいて LCD コントローラ 138 が駆動 IC 131, 132 を制御し、液晶表示素子 100 の各走査電極及び信号電極間に順次電圧を印加し、液晶表示素子 100 に画像を書き込む。

## 【0029】

ここで、コレステリック相を示す液晶の振れを解くための第 1 の閾値電圧を  $V_{th1}$  とすると、電圧  $V_{th1}$  を十分な時間印加した後に電圧を第 1 の閾値電圧  $V_{th1}$  よりも小さい第 2 の閾値電圧  $V_{th2}$  以下に下げるとプレーナ状態になる。また、 $V_{th2}$  以上で  $V_{th1}$  以下の電圧を十分な時間印加するとフォーカルコニック状態になる。この二つの状態は電圧印加を停止した後でも安定に維持される。また、 $V_{th1} \sim V_{th2}$  間の電圧を印加することにより、中間調の表示、即ち、階調表示が可能である。

## 【0030】

なお、部分的に書換えを行う場合は、書き換えたい部分を含むように特定の走査ラインのみを順次選択するようにすればよい。これにより、必要な部分のみを短時間で書き換えることができる。

## 【0031】

一方、画像処理装置 136 には、予め画素構成を考慮して準備された専用文字フォントを記憶する専用文字フォント記憶部 150、及び、表示データの種別を

判別するためのデータ種別判別回路151が接続されている。

#### 【0032】

(画素構成、図3参照)

ここで、液晶表示素子における画素構成を図3に示す。この画素構成にあっては、図3(A)に示すように、走査電極 $R_1 \sim R_m$ の幅を信号電極 $C_1 \sim C_n$ の幅より小さくすることによって、各画素 $LR_1 - C_1$ ,  $LR_2 - C_1 \sim LR_m - C_1 \sim LR_m - C_n$ を長形状とし、走査電極を各画素の長辺方向に沿って設け、信号電極を各画素の長辺と直交する方向に沿って設けている。

#### 【0033】

画素構成は、垂直方向の画素数を水平方向の画素数の $n$ 倍(但し、 $1 < n < 2$ )とし、ドットピッチを $1/n$ 倍とすることを基本とする。換言すれば、本画素構成では水平方向のドットピッチは垂直方向のその $n$ 倍であるといえる。本実施形態での画素構成は、 $n = 1.5$ としている。従って、信号電極の配列方向に沿った水平方向の画素密度を $100 \text{ dpi}$ とすると、走査電極の配列方向に沿った垂直方向の画素密度は $150 \text{ dpi}$ である。

#### 【0034】

このような画素構成では、図3(A)に点線で囲って示すように、上下方向に並ぶ三つの画素を1単位のユニット $Y$ として表示する。この画素ユニット $Y$ は上段画素を $Y_1$ 、中段画素を $Y_2$ 、下段画素を $Y_3$ とし(図3(C)参照)、原画像データの2画素 $Y_1'$ ,  $Y_2'$ からなる画素ユニット $Y'$ (図3(B)参照)に相当する。

#### 【0035】

各画素の縦横比は、基本的には、幾つの原画像データを幾つの画素で表示させるかに基づいて決定すればよい。本実施形態では二つの原画像データを三つの画素で表示するようにしており、縦横比は $1 : 1.5$ である。換言すれば、原画像の1画素の縦方向長さ $L$ に対して、表示画素の縦方向長さは $2/3 L$ であり、原画像データに対して表示データは画素数を $1.5$ 倍、画素ピッチを $2/3$ 倍としている。

#### 【0036】

後述するように、画素補完が容易であることなどを勘案すると、 $n = 1.5$ とすることが最も実用的である。しかしながら、画素数の比とドットピッチの関係はこれに限られるものではなく、種々変更可能である。例えば、3画素のデータを4画素で表示する構成であってもよい。

【0037】

(表示データ、図4、5参照)

ここで、表示方法、即ち、画素ユニットYに画像データをどのように割り付けるかについて説明する。第1の表示方法は、図4(A)に示すような画像を表示する場合に適用される。図4(B)は(A)の矢印A部分を拡大した画像データを示しており、この画像データを図4(C)に示すように各画素に割り付けて表示する。この場合、各画素ユニットYにおいては、上段及び下段の画素Y1、Y3にあっては元の画素Y1'、Y2'のデータを表示し、中段の画素Y2にあっては画素Y1、Y3を平均した濃度の新たな表示データを作成して表示する。この第1の表示方法は元のデータがイメージである場合に効果的である。

【0038】

また、第2の表示方法は図5に示すように、画素Y1、Y3には元の画素Y1'、Y2'のデータを表示し、中段の画素Y2には画素Y1、Y3のうち濃い濃度のデータを表示する。図5(A)は元のデータを示し、図5(B)は元のデータを第2の表示方法で各画素に割り付けて表示した状態を示している。この第2の表示方法は元のデータがテキストデータである場合に効果的である。

【0039】

さらに、テキストデータに対しては文字フォントが用意されていてもよい。図5(B)に示すように第2の表示方法でテキストデータを表示した場合、文字によっては黒つぶれなどが生じるおそれがある。そこで、テキストデータに対しては文字フォントを使用して表示すれば、図5(C)に示すように、滑らかな表示が可能になる。

【0040】

本実施形態の表示装置においては、データ種別判別回路151が、表示すべきデータはイメージデータであると判定した時、LCDコントローラ138は、第

1 の表示方法で表示されるように駆動 I C を制御する。

【 0 0 4 1 】

一方、データ種別判別回路 1 5 1 が、表示すべきデータはテキストデータであると判定した時、L C D コントローラ 1 3 8 は、( 1 ) 第 2 の表示方法で表示されるように駆動 I C を制御か、または ( 2 ) 専用文字フォント記憶部 1 5 0 に記憶された専用文字フォントを用いて表示を行うように駆動 I C を制御する。いずれの表示方法を採用するかはユーザの好み等に合わせて決めればよい。ユーザによって表示方法を選択可能としてもよい。

【 0 0 4 2 】

もちろん、全ての表示データに対して第 1 の表示方法又は第 2 の表示方法で表示するモードを選択可能としてもよい。

【 0 0 4 3 】

( 駆動 I C の動作と構成、図 6 , 7 参照 )

図 6 は、前記第 1 の表示方法を実行する場合、信号電極を駆動する駆動 I C 1 3 2 の動作原理を示す。

【 0 0 4 4 】

上段画素を駆動する場合、図 6 ( A ) に示すように、信号駆動 I C 1 3 2 内のシフトレジスタ 1 4 0 に対して上段画素のデータ R N ~ R 1 を順次シフトさせながら入力していく。全てのデータの入力が完了したところで、各データに基づいて各信号電極に電圧を印加する。

【 0 0 4 5 】

中段画素を駆動する場合、図 6 ( B ) に示すように、下段画素のデータ T N ~ T 1 を順次シフトさせながらシフトレジスタ 1 4 0 に入力していく。このとき、先に入力したデータを S N ~ S 1 としてデータ T N ~ T 1 との平均をとりながら入力する。図 6 ( D ) はこの平均化回路 1 4 1 の構成を示す。二つの入力を加算したものを 1 段シフトすることによって平均をとることができる。

【 0 0 4 6 】

下段画素を駆動する場合、図 6 ( C ) に示すように、シフトレジスタ 1 4 0 に対して下段画素のデータ T N ~ T 1 を順次シフトさせながら入力していく。

## 【 0 0 4 7 】

図 7 (A) は以上の動作を実行するための駆動 IC 1 3 2 の構成を示し、シフトレジスタ 1 4 0 及び平均化回路 1 4 1 に加えて、平均化回路 1 4 1 をオン、オフするためのセクタ回路 1 4 2 を設けている。図 7 (B) に示すように、複数の駆動 IC 1 3 2 をカスケード接続して一つの IC として機能させる場合、全ての駆動 IC 1 3 2 で平均化回路をオフすることにより、上段及び下段の画素を駆動することができる。また、先頭の駆動 IC 1 3 2 のみセクタ回路 1 4 2 によって平均化回路をオンし、他の全ての平均化回路をオフすることにより、中段画素を駆動することができる。

## 【 0 0 4 8 】

(駆動例 1、図 8 参照)

次に、駆動方法の第 1 例について説明する。なお、図 8 において (図 9 でも同じ)、ロウ 1 ~ 3 とは順に選択される 3 本の走査電極を意味し、カラムとは前記各走査電極に交差する 1 本の信号電極を意味し、LCD 1 ~ 3 とはロウ 1 ~ 3 とカラムとの交差部に形成される三つの画素に相当する液晶層を意味する。

## 【 0 0 4 9 】

この駆動例 1 は、リセット期間と選択期間と維持期間とクロストーク (表示) 期間とから構成されている。リセット期間では、まず最初に、書込みを行う走査電極上の画素に所定の電圧を印加することにより、液晶をホメオトロピック状態にリセットする。

## 【 0 0 5 0 】

選択期間はさらに三つの期間 (前選択期間、選択パルス印加期間、後選択期間) から構成されている。選択期間のうち的一部分 (選択パルス印加期間) にのみ画像データに応じた選択パルスが印加され、前選択期間及び後選択期間には実質的に液晶に印加する電圧をゼロとする。この選択パルスは、最終的にプレーナ状態を選択したい画素とフォーカルコニック状態を選択したい画素とでは、電圧ないしパルスの形状が異なる。プレーナ状態を選択する場合には、選択パルス印加期間に所定電圧の選択パルスを印加する。

## 【 0 0 5 1 】



その後の維持期間では、書込みを行う走査電極上の画素に所定電圧のパルス電圧を印加する。そして、クロストーク期間において、液晶に印加される電圧をゼロにすることにより、プレーナ状態が選択される。

【0052】

一方、最終的にフォーカルコニック状態を選択したい場合には、選択パルス印加期間に、液晶にかかる電圧を実質的にゼロにする。

【0053】

その後の維持期間では、プレーナ状態を選択する場合と同様に、書込みを行う走査ライン上の画素に所定電圧のパルス電圧を印加することにより、液晶をフォーカルコニック状態へと遷移させる。クロストーク期間では、プレーナ状態を選択する場合と同様に、液晶に印加される電圧をゼロにする。フォーカルコニック状態の液晶は電圧をゼロにしても、フォーカルコニック状態のまま固定される。

【0054】

選択期間の中央の短い時間、即ち、選択パルス印加期間に印加する選択パルスにより、最終的な液晶の表示状態が選択できる。また、この選択パルスのパルス幅を調整することにより、具体的には、信号電極に印加するパルスの形状を画像データに応じて変化させることにより、中間調の表示が可能である。

【0055】

選択パルスは書込み対象画素に表示させる画像データにより形状を変える必要があり、カラムには画像データに応じて異なる形状の選択パルスを印加しなければならない。一方、前選択期間及び後選択期間では、常に画素内の液晶には電圧ゼロを印加するので、電圧ゼロを得られるような、ロウ、カラムともにある決まったパルス波形の組合せを用いることができる。図8に示す駆動例1では、このことを利用して、複数の走査電極上の画素に対して、リセットと維持と表示とを同時に行っている。

【0056】

例えば、LCD2が前選択期間にあるとき、ロウ2及びロウ3には互いに異なる位相のパルス電圧 $+V_1$ を印加し、ロウ1には $+V_1/2$ の電圧を印加する。このとき、カラムにロウ3と異なる位相のパルス電圧 $+V_1$ を印加すると、LC

D 3 には電圧  $\pm V_R = \pm V_1$  のリセットパルスが、LCD 2 には電圧ゼロが、LCD 1 には電圧  $\pm V_e = \pm V_1 / 2$  の維持パルスが印加される。

【0057】

LCD 2 が選択パルス印加期間にあるときは、カラムからは画像データによって異なる形状のデータパルス（電圧  $+V_1$ ）が印加されるため、ロウ 1、ロウ 3 とともに電圧  $+V_1 / 2$  のパルスを印加して、LCD 1、LCD 3 には  $\pm V_1 / 2$  の電圧がかかるようにする。ロウ 2 には電圧  $+V_1$  のパルスを印加し、カラムに印加するデータパルスとの電圧差（ $\pm V_1$  又はゼロ）が、電圧  $\pm V_{sel}$  の選択パルスとして LCD 2 に印加される。カラムに印加するデータパルスの形状を変化させることで、選択パルスのパルス幅を変化させることができる。

【0058】

後選択期間では、前選択期間と同様のことを行う。即ち、ロウ 2 及びロウ 3 には互いに異なる位相のパルス電圧  $+V_1$  を印加し、ロウ 1 には  $+V_1 / 2$  の電圧を印加する。そして、カラムにロウ 3 と異なる位相のパルス電圧  $+V_1$  を印加することにより、LCD 3 に電圧  $\pm V_R = \pm V_1$  のリセットパルス、LCD 2 に電圧ゼロ、LCD 1 に電圧  $\pm V_e = \pm V_1 / 2$  の維持パルスを印加する。

【0059】

リセット期間、選択期間及び維持期間以外の期間は、各走査電極には、他の走査電極の前選択期間及び後選択期間に信号電極から印加するデータパルスと同じ位相の波形を印加し、他の走査電極の選択パルス印加期間には電圧  $+V_1 / 2$  のパルスを印加する。こうすることによって、この部分の液晶には、画像データに応じて、選択パルスと同じパルス幅で、電圧  $\pm V_1 / 2$  のクロストーク電圧が印加される。このクロストーク電圧は、パルス幅が狭いため、液晶の表示状態には影響を及ぼさない。

【0060】

以上のパルス電圧の印加を各走査電極に対して順次繰返し実行することにより、画像表示を行うことができる。また、任意の走査電極に前記リセットパルス、選択パルス、維持パルスを印加することができるので、部分書換えを行うこともできる。

## 【0061】

(駆動例 2、図 9 参照)

次に、駆動方法の第 2 例について説明する。ここでは、信号電極に対して、順に、透過、中間調、全反射をそれぞれ選択するような信号電圧が入力されている。

## 【0062】

なお、理解を容易にするため、図 9 では、リセット期間、維持期間は選択時間の 2 倍として図示しているが、実際には、リセットや選択期間で選択された状態が正しく確立されるように十分長い時間確保することが望ましく、通常、選択期間や選択パルス幅に比べて十分長い時間（例えば、数十倍）に設定される。

## 【0063】

この駆動例 2 では、前記駆動例 1 と同様に、選択期間は選択パルス印加時間とその前後の前選択時間及び後選択時間とに分かれている。前選択時間と後選択時間の長さは選択パルス幅（選択パルス印加時間）の整数倍（図 9 では 1 倍）にする。

## 【0064】

この場合、各走査電極（ロウ 1, 2, 3）には、リセット期間、選択期間、維持期間にそれぞれ順次、リセット電圧  $\pm V_1$ 、選択電圧  $\pm V_2$ 、維持電圧  $\pm V_3$  が印加され、リセット期間及び維持期間の長さは、それぞれ選択パルス印加時間の整数倍（図 9 では 2 倍）にする。また、表示（クロストーク）期間は電圧 0 V とされる。一方、信号電極（カラム）には画像データに応じて位相をシフトさせた電圧  $\pm V_4$  のパルス波形が印加される。

## 【0065】

この駆動例 2 では、カラムへの印加電圧  $\pm V_4$  の位相及び電圧値と選択電圧  $\pm V_2$  とに基づいて選択パルスの波形が決められ、電圧  $\pm V_4$  の位相が選択電圧  $\pm V_2$  と同じ場合は、 $\pm (V_2 - V_4)$  の選択パルスとなり透過（フォーカルコニック状態）が選択され、逆位相の場合は  $\pm (V_2 + V_4)$  の選択パルスとなり選択反射（プレーナ状態）が選択される。なお、電極  $V_2$  及び  $V_4$  の値は透過と反射を選択するのに適当な値とし、また、クロストークとなる電圧  $V_4$  の値は液晶

の状態を変化させる所定の閾値以内の値としている。

【0066】

なお、駆動例2においては、選択パルス印加時間の分だけずらして走査を行っている（即ち、選択パルス印加時間が走査時間に等しい）。このため、駆動例1に比べて1画面の走査に要する時間が短い（即ち、走査速度が速い）。

【0067】

（インターレース走査）

以下、インターレース走査による駆動方法について走査例1，2を挙げて説明する。インターレース走査とは、線順次走査に対置されるもので、1画面（フレーム）を書き込むのに、走査ラインを1又は複数のラインを飛び越して走査する形態を言う。

【0068】

（走査例1、図10～12参照）

この走査例1では、1フレームを3フィールドに分割し、第1、第2、第3フレームの順で各走査ラインに対して順次書込みを行い、1フレームの画像を表示する。各走査ラインにおける書込みは、図11に示すように、リセット期間、選択期間及び維持期間で構成され、これらの三つの期間にあっては液晶表示素子は裏面の光吸収層が目視されるブラックアウト状態となる。その後、液晶は表示状態を維持する。

【0069】

なお、マトリクス駆動の場合、前の選択ラインのパルスによりクロストークが生じるので、図11の表示期間には実際には画面の書換え中はクロストークが生じる。

【0070】

また、液晶の種類等によっては維持期間終了後直ちに表示が現れない場合もあり得るので、この場合は維持期間終了から表示が現れるまでの遅延期間を予め測定しておき、実際に駆動を行う際にこの遅延時間を反映させるようにすればよい。

【0071】

この走査例 1 において、各走査ラインごとに一定の時間間隔で書込み（リセット、選択、維持）が開始され、次フィールドの書込みを前フィールドの最終ラインでのリセット期間の終了タイミングに基づいて開始する。

## 【 0 0 7 2 】

図 1 0 に示すように、各走査ラインが等しい時間間隔で交互にブラックアウト状態と表示状態とを繰り返すと、平均的に同じ明るさの画像表示に近づき、ちらつきが低減できる。そのためには、1 走査ラインのブラックアウト時間の長さに対して書換え対象領域に含まれる走査ラインの数が多い場合は、前フィールドの先頭ラインのブラックアウトが終了するのに合わせて次フィールドの走査を開始すればよい。1 走査ラインのブラックアウト時間の長さに対して走査ライン数が増える場合は、第 1 フィールドの走査ラインでの維持期間の長さを調整してもよい。

## 【 0 0 7 3 】

本走査例 1 では、維持期間を延長することにより、第 1 フィールドの最終ラインのブラックアウトが終了するのに合わせて第 2 フィールドの書換えを開始するようにした例になっている。

## 【 0 0 7 4 】

図 1 2 は図 4 (C) に示した表示を走査例 1 で実行していく様子を示し、(A) が第 1 フィールドを書き込んでいる状態、(B) が第 2 フィールドを書き込んでいる状態、(C) が第 3 フィールドを書き込んでいる状態を示す。

## 【 0 0 7 5 】

(走査例 2、図 1 3, 1 4 参照)

この走査例 2 は、1 フレームを奇数と偶数の 2 フィールドに分割し、まず、奇数の走査ラインに対して書込みを行い、次に、偶数の走査ラインに対して書込みを行い、1 フレームの画像を表示する。

## 【 0 0 7 6 】

この走査例 2 においても、各走査ラインごとに一定の時間間隔で書込み（リセット、選択、維持）が開始され、次フィールドの書込みを前フィールドの最終ラインでのリセット期間の終了タイミングに基づいて開始する。即ち、第 1 フィー

ルドの最終ラインの選択期間 \* A と第 2 フィールドの第 1 ラインの選択期間 \* B がずれていることを条件に、奇数フィールドと偶数フィールドの書換えを近づけることができ、それぞれのフィールドが部分的に重なって表示される。

【0 0 7 7】

図 1 4 は図 4 (C) に示した表示を走査例 2 で実行していく様子を示し、(A) が奇数フィールドを書き込んでいる状態、(B) が偶数フィールドを書き込んでいる状態を示す。

【0 0 7 8】

(他の実施形態)

なお、本発明に係る液晶表示素子、液晶表示装置及びその駆動方法は前記各実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。

【0 0 7 9】

特に、液晶表示素子の構成、材料、製造方法や、駆動回路の構成等は任意である。また、駆動方法として示したパルス波形の形状や印加タイミングは一例であることは勿論である。

【図面の簡単な説明】

【図 1】

本発明に係る液晶表示素子の一例を示す断面図。

【図 2】

前記液晶表示素子の駆動回路を示すブロック図。

【図 3】

画素構成を示し、(A) は本実施形態での画素構成を示すチャート図、(B) は画像データの画素構成を示すチャート図、(C) は本実施形態での 1 ユニットの画素構成を示すチャート図。

【図 4】

第 1 の表示方法における各画素に対するデータの割付けを示し、(A) は元の画像を示す図、(B) は (A) の画像の一部を拡大した画像データを示すチャート図、(C) は (B) のデータを本画素構成に割り付けた状態を示すチャート図

【図 5】

第 2 の表示方法における各画素に対するデータの割付けを示し、(A) は元のデータを示すチャート図、(B) は (A) のデータを本画素構成に割り付けた状態を示すチャート図、(C) は文字フォントを使用した場合の割付け状態を示すチャート図。

【図 6】

(A), (B), (C) は駆動 IC の動作原理を説明するためのシフトレジスタを示すブロック図、(D) は平均化回路を示すブロック図。

【図 7】

(A) は駆動 IC の構成例を示すブロック図、(B) 駆動 IC をカスケード接続した状態を示すブロック図。

【図 8】

駆動例 1 における駆動波形を示すチャート図。

【図 9】

駆動例 2 における駆動波形を示すチャート図。

【図 10】

インターレース走査例 1 を示すチャート図。

【図 11】

1 画素への書込み期間を示すチャート図。

【図 12】

走査例 1 での表示の様子を示すチャート図。

【図 13】

インターレース走査例 2 を示すチャート図。

【図 14】

走査例 2 での表示の様子を示すチャート図。

【符号の説明】

1 0 0 … 液晶表示素子

1 1 3, 1 1 4 … 電極

1 1 6 …カイラルネマティック液晶

1 3 1, 1 3 2 …駆動 I C (ドライバ)

1 3 5 …中央処理装置

1 4 1 …平均化回路

L R 1 - C 1 ~ L R m - C n …画素

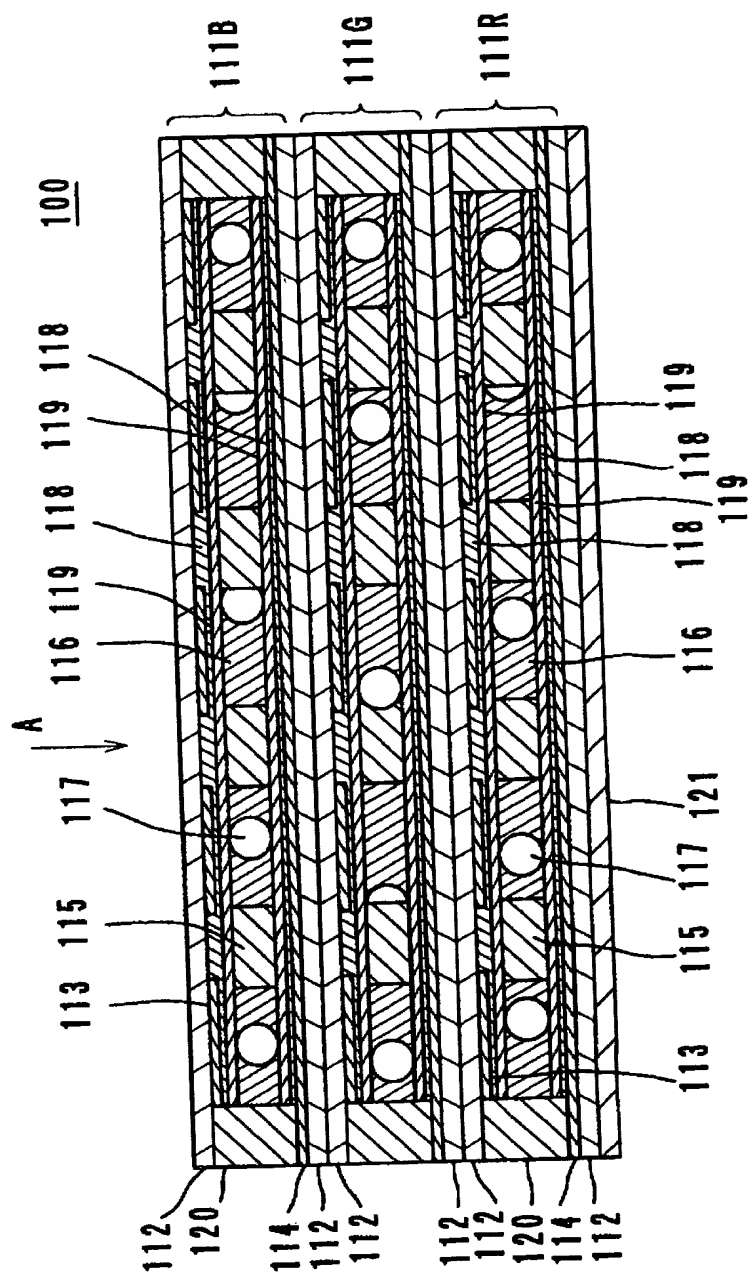
Y …画素ユニット

Y 1, Y 2, Y 3 …上段、中段、下段の各画素

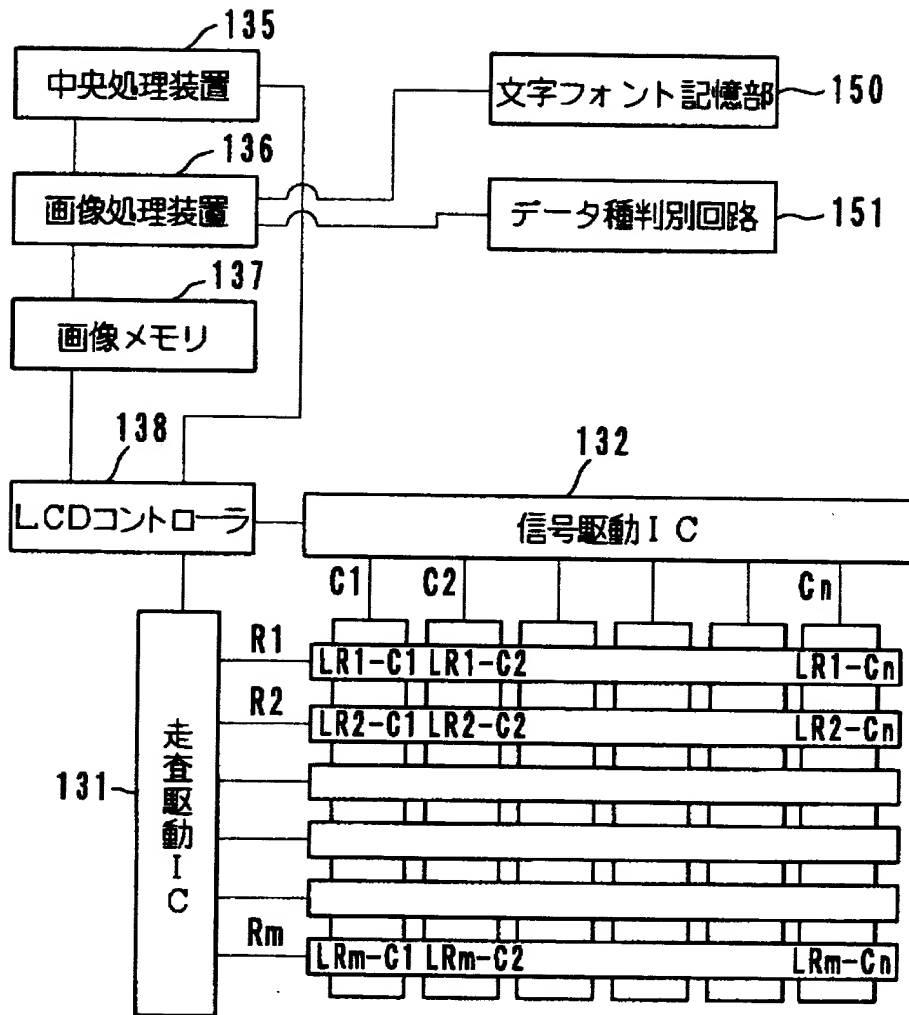


【書類名】 図面

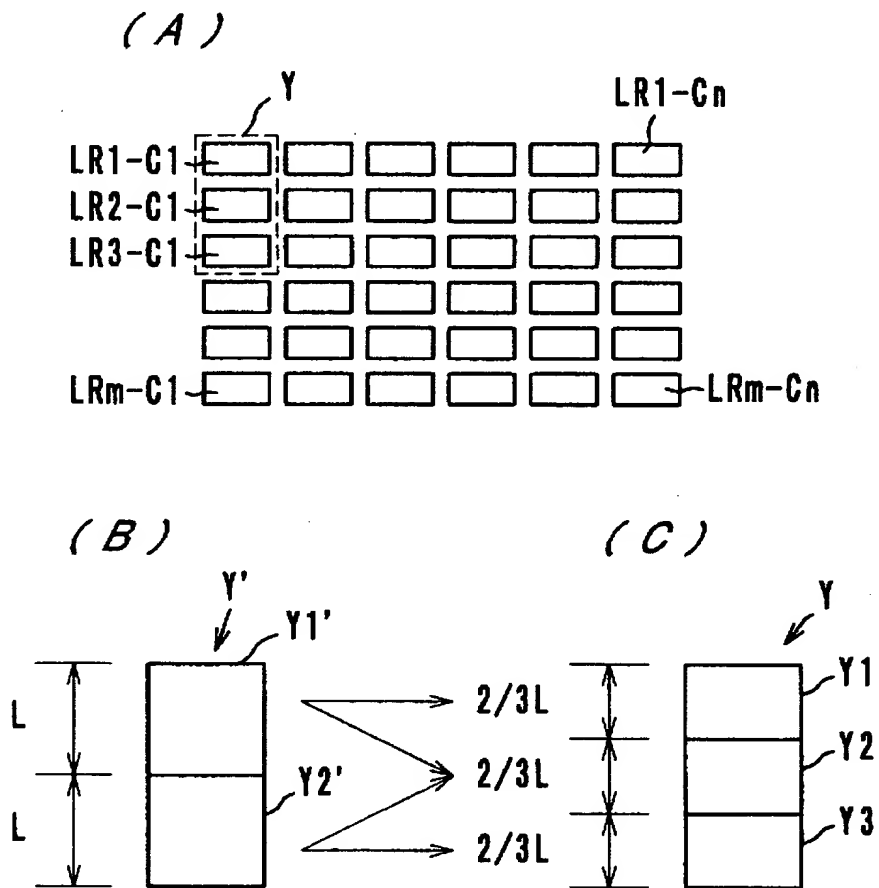
【図1】



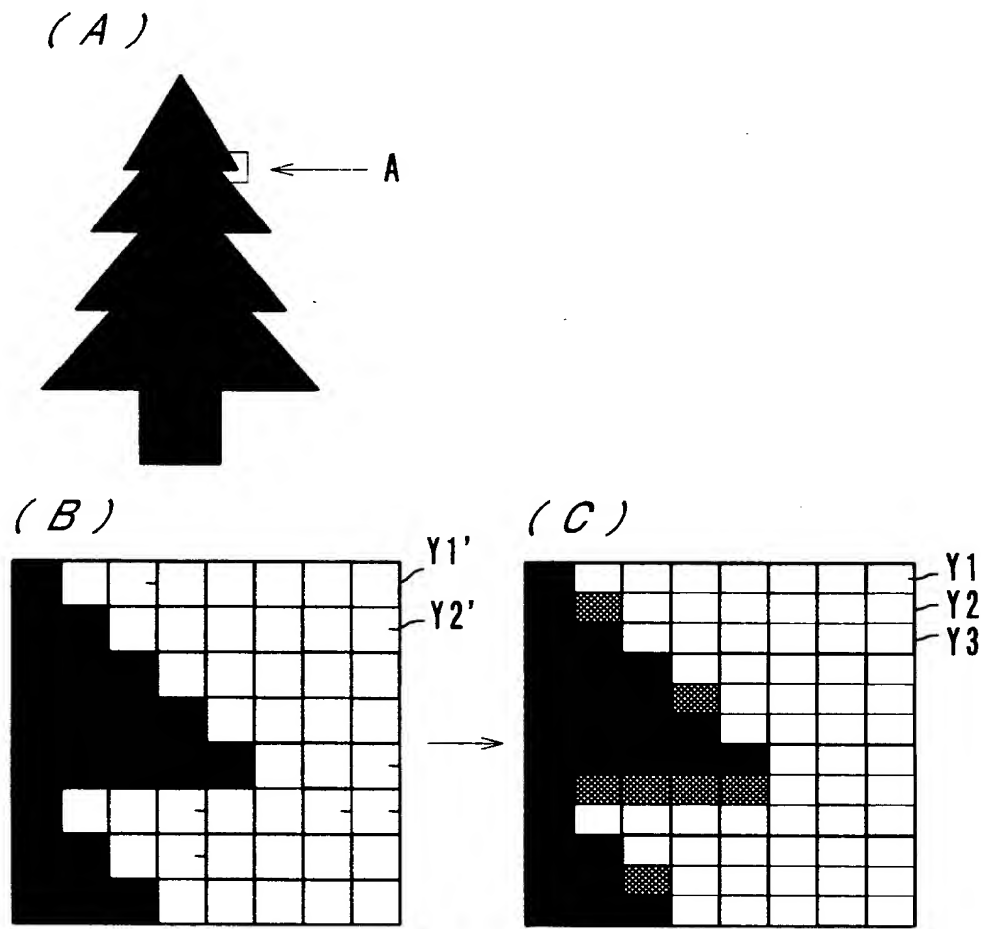
【図 2】



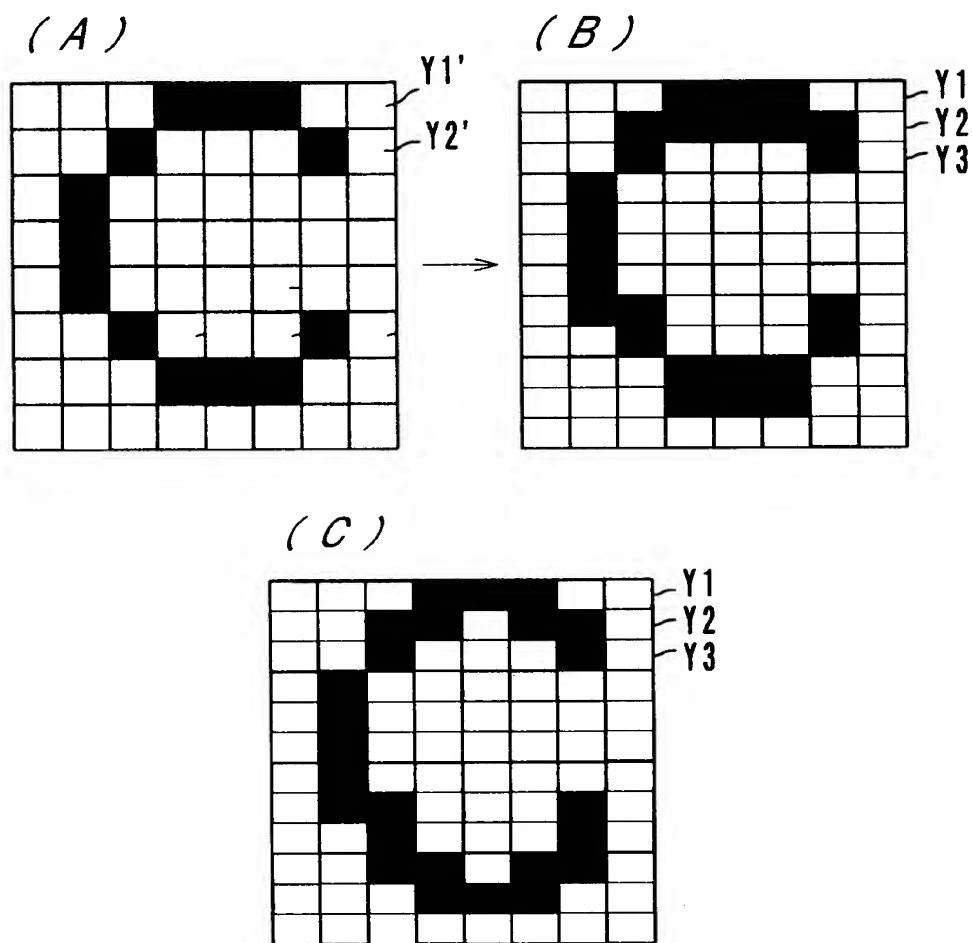
【図 3】



【図4】

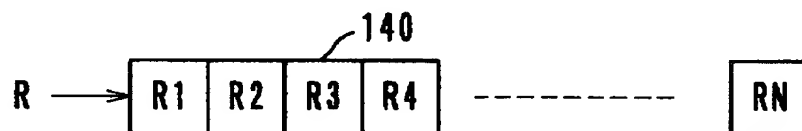


【図5】

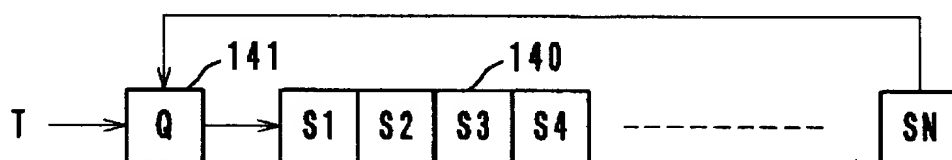


【図 6】

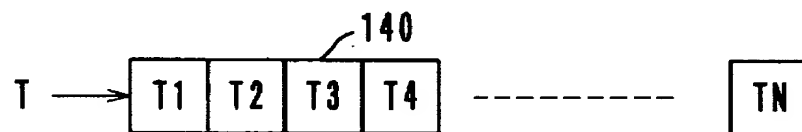
(A) 上段画素入力例



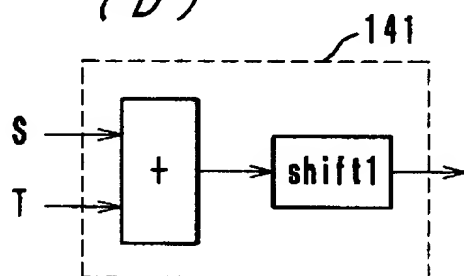
(B) 中段画素入力例



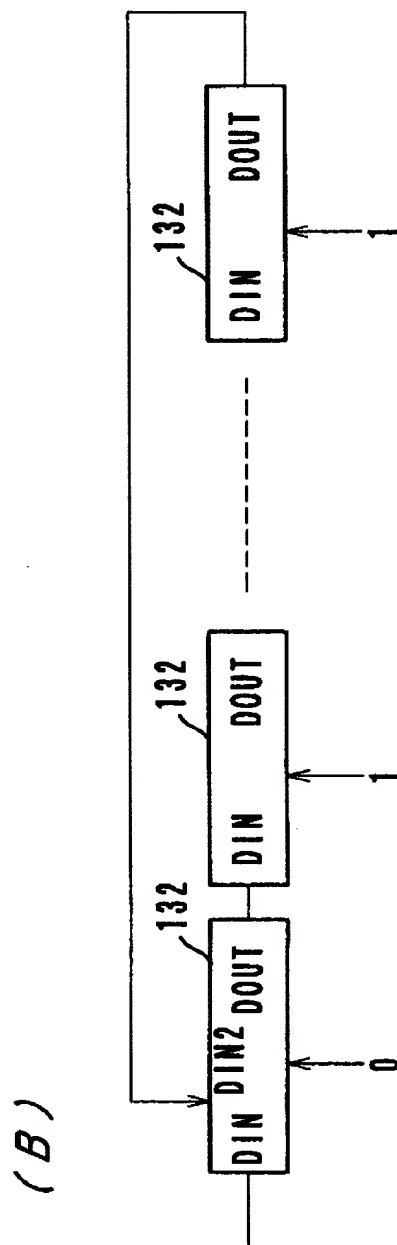
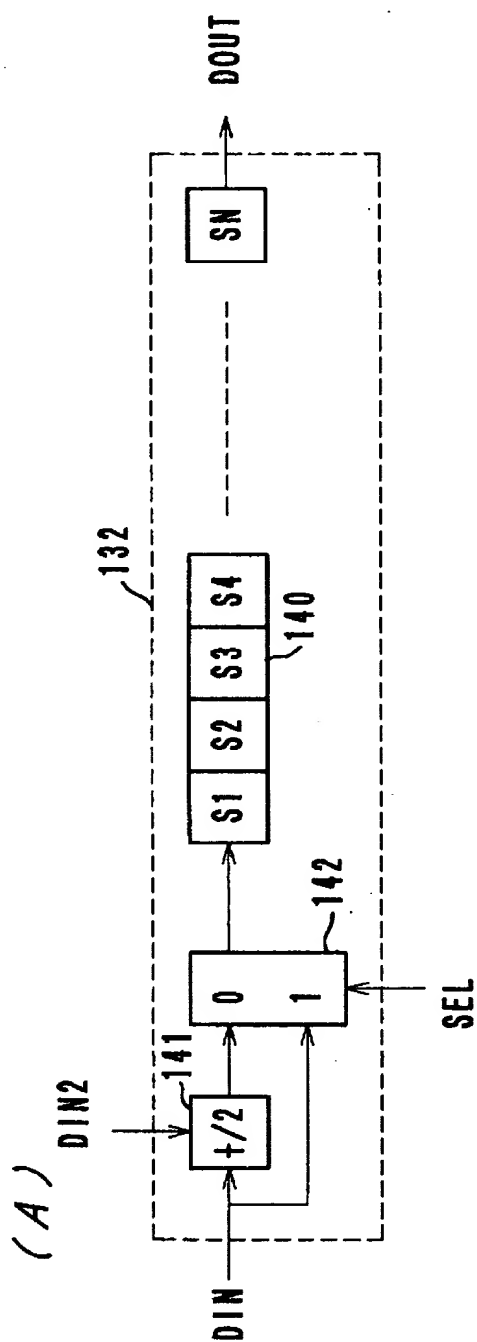
(C) 下段画素入力例



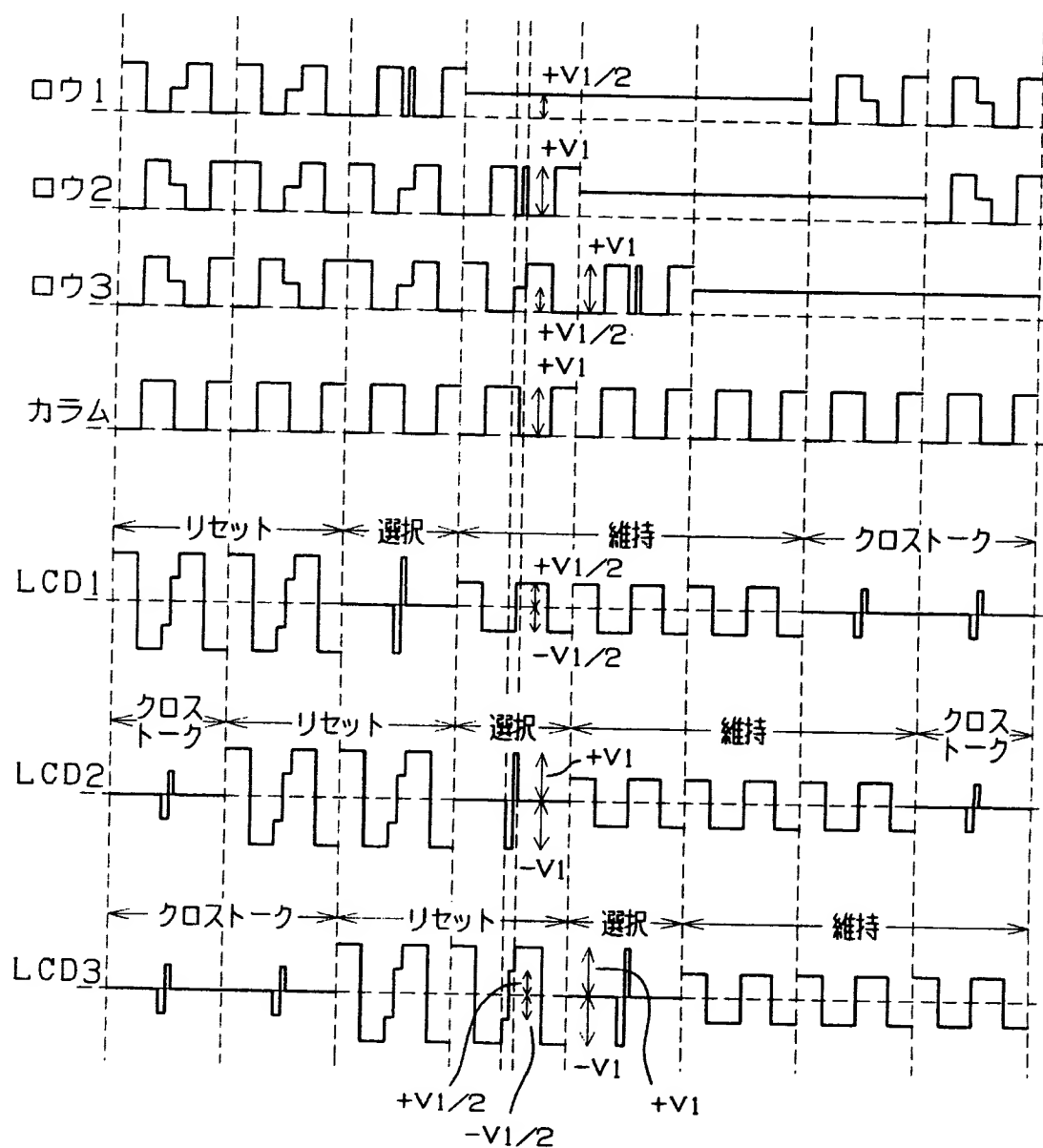
(D)



【図 7】

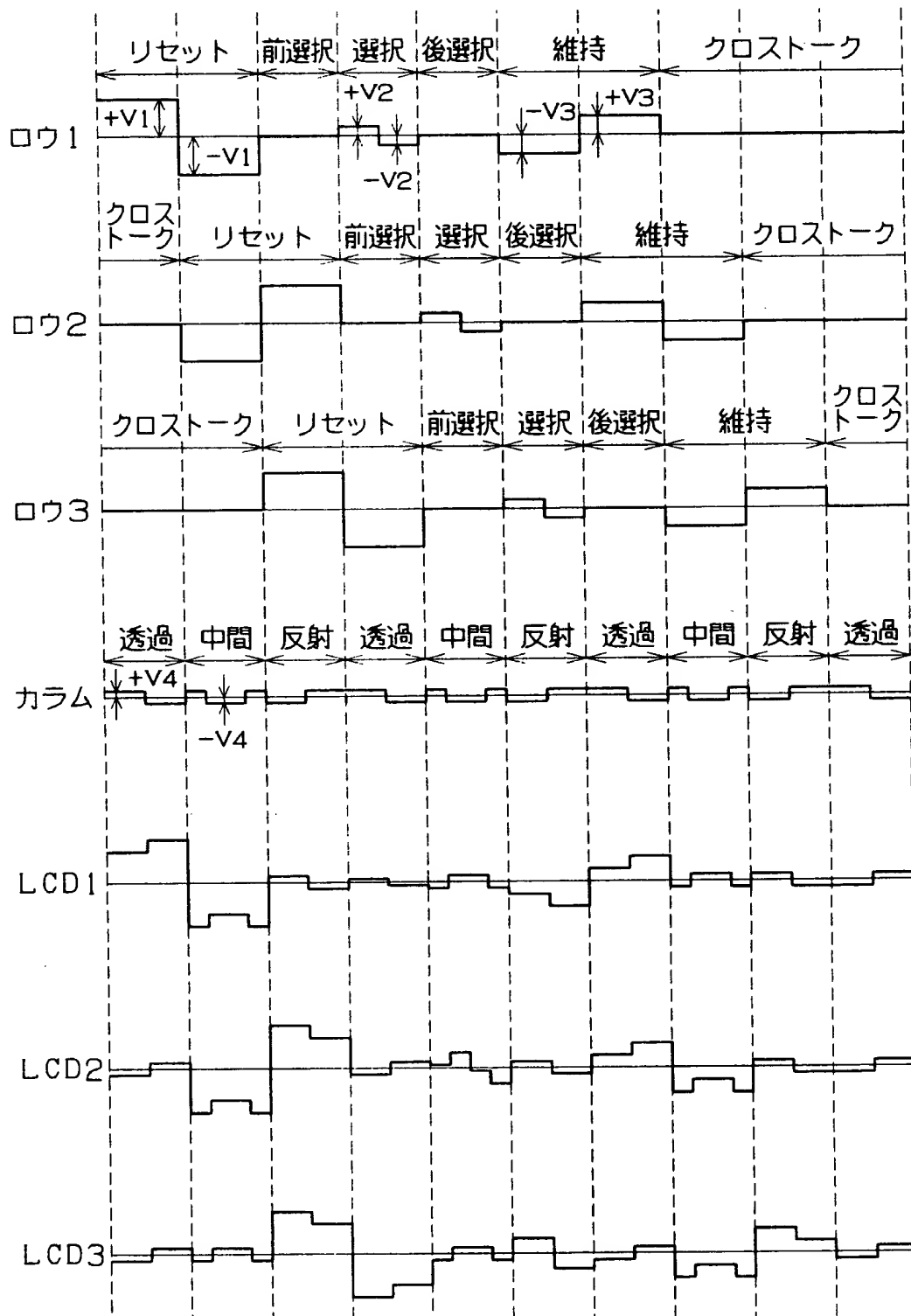


【図8】



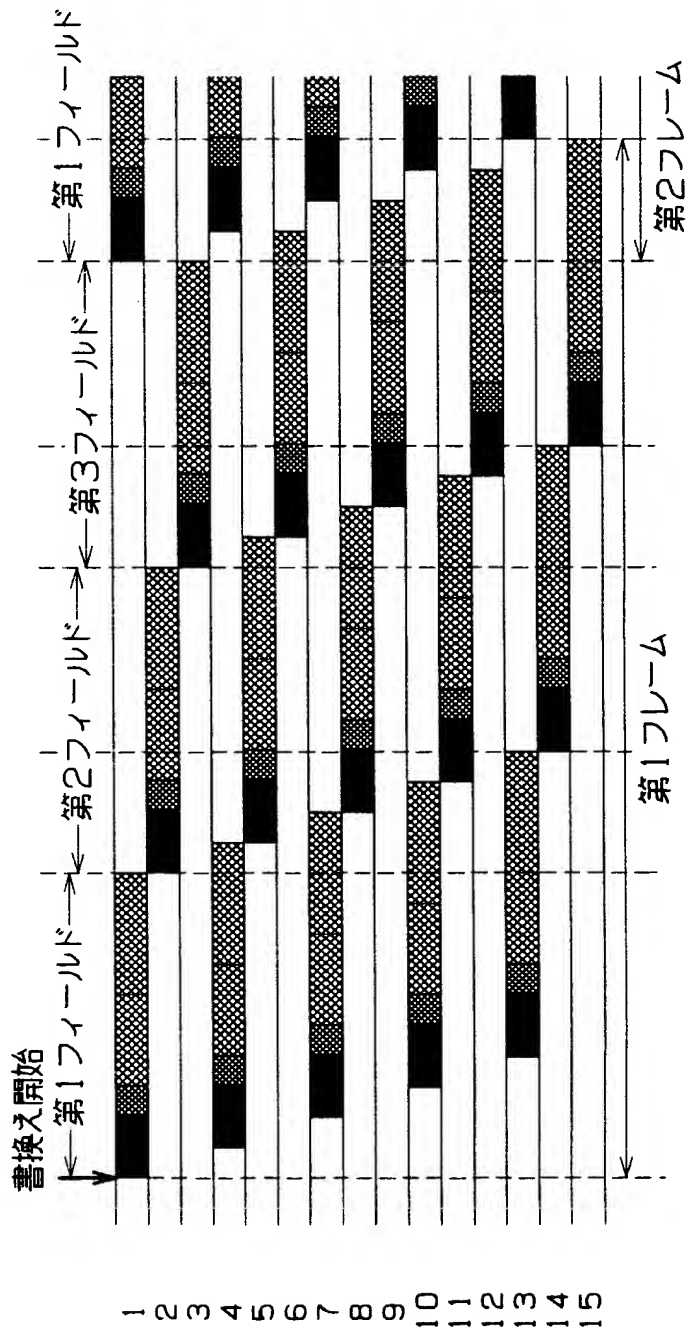


【図 9】

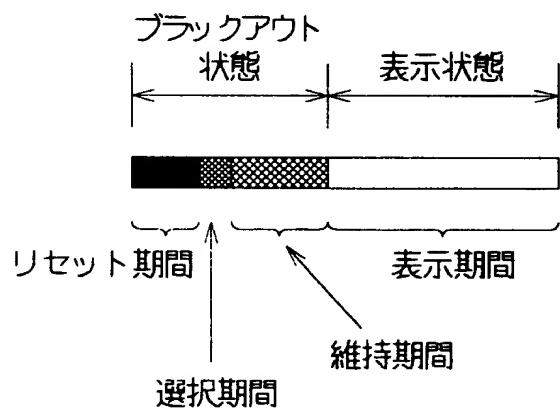


【図 10】

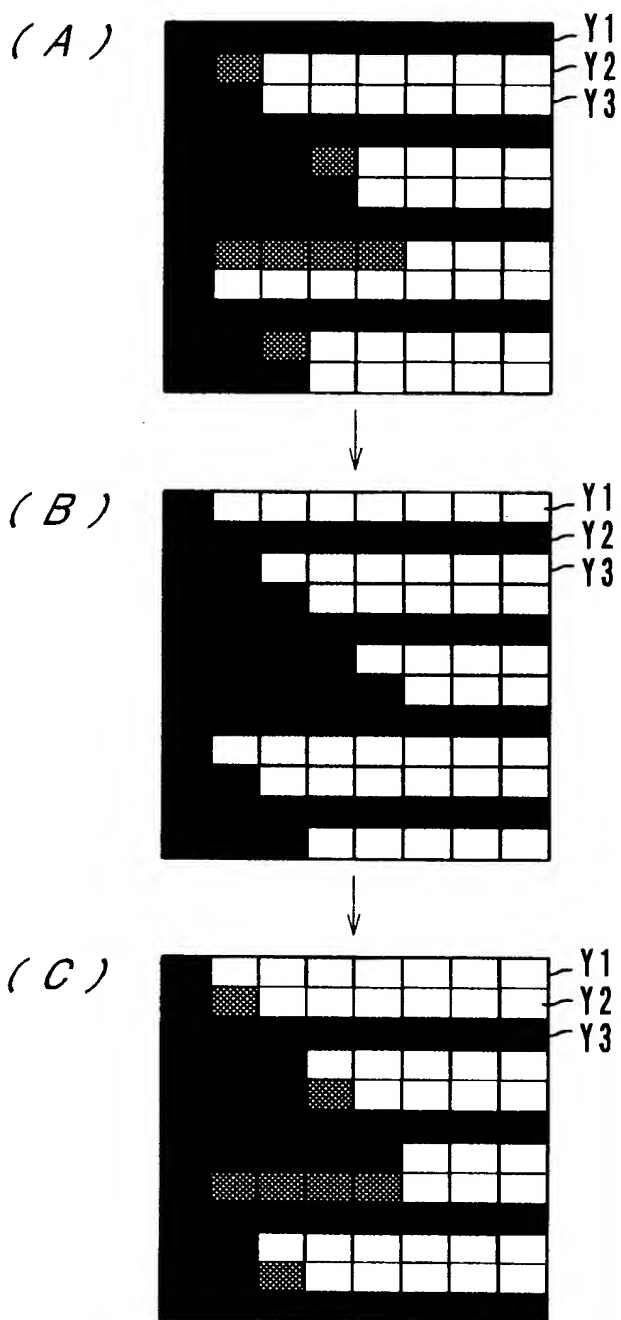
走査例1 (3フィールド分割)



【図 1 1】

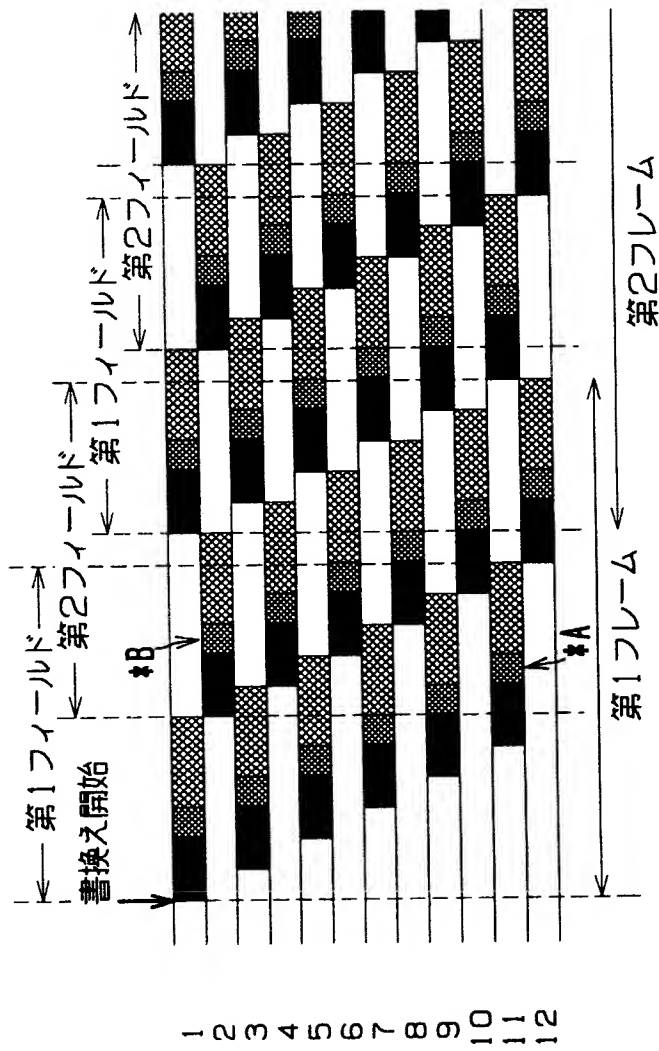


【図 12】

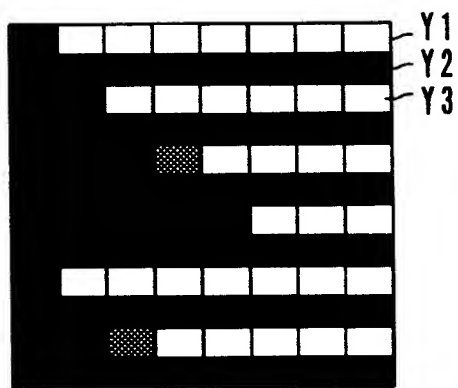
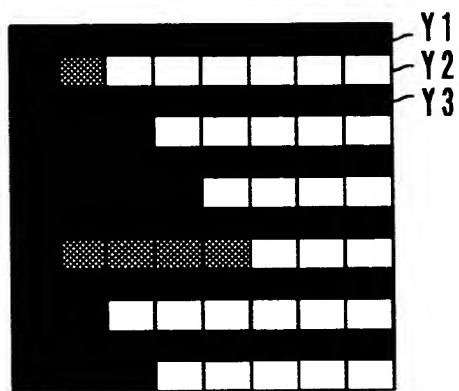


【図 13】

走査例2 (2フィールド分割)



【図 1 4】



【書類名】 要約書

【要約】

【課題】 解像度を高くして、表示品位を損なうことなくインターレース走査が可能な液晶表示素子、液晶表示装置及びその駆動方法を得る。

【解決手段】 マトリクス状に配置された複数の画素  $LR1-C1$ 、 $LR2-C1 \sim LRm-Cn$  と、画素の長辺方向に沿って設けた複数の走査電極と、画素の長辺方向と直交する方向に沿って設けた信号電極とを備えた液晶表示素子。垂直方向のドットピッチを水平方向の  $1/n$  倍（例えば、 $1/1.5$  倍）とした。

$1/1.5$  倍の場合、元のデータの画素  $Y1'$ 、 $Y2'$  を三つの画素  $Y1$ 、 $Y2$ 、 $Y3$  に割り付けて表示する。また、この液晶表示素子に対しては、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1 フレームを複数のフィールドに分割するインターレース走査により画像を書き込む。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000006079]

1. 変更年月日 1994年 7月20日

[変更理由] 名称変更

住 所 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル  
氏 名 ミノルタ株式会社